

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EPO. All rts. reserv.

8951237

Basic Patent (No,Kind,Date): JP 1259320 A2 891017 <No. of Patents: 001>

MANUFACTURE OF ELECTRODE PLATE OR ELECTRODE PLATE BLANK  
FOR DISPLAY DEVICE (English)

Patent Assignee: TOPPAN PRINTING CO LTD

Author (Inventor): FUKUYOSHI KENZO

IPC: \*G02F-001/133; H01B-013/00

Derwent WPI Acc No: C 89-345529

JAPIO Reference No: 140011P000029

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 1259320	A2	891017	JP 8888501	A	880411 (BASIC)

Priority Data (No,Kind,Date):

JP 8888501 A 880411

DIALOG(R)File 347:JAPIO

(c) 2003 JPO & JAPIO. All rts. reserv.

02961720

MANUFACTURE OF ELECTRODE PLATE OR ELECTRODE PLATE BLANK FOR  
DISPLAY DEVICE

PUB. NO.: 01-259320 [JP 1259320 A]

PUBLISHED: October 17, 1989 (19891017)

INVENTOR(s): FUKUYOSHI KENZO

APPLICANT(s): TOPPAN PRINTING CO LTD [000319] (A Japanese Company or  
Corporation), JP (Japan)

APPL. NO.: 63-088501 [JP 888501]

FILED: April 11, 1988 (19880411)

INTL CLASS: [4] G02F-001/133; H01B-013/00

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 41.5  
(MATERIALS -- Electric Wires & Cables)

JAPIO KEYWORD:R011 (LIQUID CRYSTALS); R044 (CHEMISTRY -- Photosensitive  
Resins); R115 (X-RAY APPLICATIONS); R124 (CHEMISTRY -- Epoxy  
Resins)

JOURNAL: Section: P, Section No. 988, Vol. 14, No. 11, Pg. 29, January  
11, 1990 (19900111)

**ABSTRACT**

**PURPOSE:** To obtain satisfactory specific resistance, transmissivity and etching property by using a target base material of 6-9 weight % tin oxide, bringing it to sputtering at a substrate temperature of a low temperature, and also, executing the annealing of a low temperature, at the time of forming an ITO film.

**CONSTITUTION:** At the time of forming an ITO film of a transparent electrode, is substrate temperature is set to a low temperature of  $\leq 150$  deg.C, and sputtering is executed by using a target base material containing 6-9 weight % oxide. Subsequently, at the time of heat treatment after the film has been formed, annealing of a low temperature of 160-250 deg.C is executed. As a result, satisfactory specific resistance and transmissivity are obtained, and also, an orientation of the (400) surface generated by heating of 200-400 deg.C as in the past is eliminated, the orientation to the (222) surface becomes the center, and an extremely satisfactory etching property can be obtained.

⑫ 公開特許公報(A) 平1-259320

⑤ Int.Cl.<sup>4</sup>

G 02 F 1/133  
H 01 B 13/00

識別記号

3 2 3  
H C B

庁内整理番号

7370-2H  
B-7364-5C

⑬ 公開 平成1年(1989)10月17日

審査請求 未請求 請求項の数 4 (全4頁)

⑭ 発明の名称 表示装置用電極板又は電極板ブランクの製造方法

⑯ 特 願 昭63-88501

⑰ 出 願 昭63(1988)4月11日

⑱ 発 明 者 福 吉 健 蔵 東京都台東区台東1丁目5番1号 凸版印刷株式会社内

⑲ 出 願 人 凸版印刷株式会社 東京都台東区台東1丁目5番1号

明 細 書

1. 発明の名称

表示装置用電極板又は電極板ブランクの製造方法

2. 特許請求の範囲

(1) 基板上に透明電極層をスパッタリングにより成膜する工程と成膜後の熱処理工程とを有する表示装置用電極板又は電極板ブランクの製造方法において、前記スパッタリング工程における基板温度を150℃以下とし、スパッタリング用ターゲット基材として酸化錫6～9重量パーセント含有するITO基材を用いることを特徴とする表示装置用電極板又は電極板ブランクの製造方法。

(2) 基板上に透明電極層をスパッタリングにより成膜する工程の前に、少なくともカラーフィルター層とオーバーコート層とを形成させる工程を含み、透明電極層の成膜後の熱処理工程は160℃～250℃の範囲で行なうことを特徴とする請求項1記載の表示装置用電極板又は電極板ブランクの製造方法。  
(3) スパッタリングを高周波スパッタリング方式で

行なうことを特徴とする請求項1又は2記載の表示装置用電極板又は電極板ブランクの製造方法。

(4) 成膜後の熱処理工程を160℃～250℃で行なうことを特徴とする請求項1記載の表示装置用電極板又は電極板ブランクの製造方法。

3. 発明の詳細な説明

<産業上の利用分野>

本発明は、各種表示装置、液晶ディスプレイ及び液晶を用いた表示入力装置などに用いられる表示装置用電極板又は電極板ブランクの製造方法に関する。

<従来の技術>

高密度表示の液晶ディスプレイは画素や端子部のピッチが100μm付近と透明電極の微細なパターニングを要求しつつある。同時に大画面化しつつある。これに伴って液晶駆動の観点から透明電極の低抵抗化がさらに望まれている。

加えて、液晶ディスプレイのカラー化も進展しつつある。カラー液晶ディスプレイに用いられるカラーフィルターの付いた表示装置用電極板にお

いて、カラーフィルターの上に透明電極を形成するいわゆる「上ITO」構成が好ましい。上ITOは、カラーフィルターの下に透明電極を形成したものより液晶駆動が容易で、かつ液晶ディスプレイとしての表示品位が格段に良い。

良好な比抵抗、例えば  $2 \times 10^{-4} \Omega \text{cm}$  を得るため、200℃～400℃の基板加熱を行なってITO(酸化インジウム-酸化錫)の成膜を行なった後、エッチング加工して透明電極とすることが一般的である。基板加熱を行なう場合、良い比抵抗を得るため酸化錫量を10重量パーセントとした酸化インジウム基材のターゲットを用いることは公知の技術である。基板温度を室温付近としたスパッタリング(特に直流電源を用いた例)では、酸化錫量を5重量パーセントの場合に低温スパッタリングとしては、良好な  $4 \times 10^{-4} \Omega \text{cm}$  の比抵抗のITO膜を得ていることは公知である。

#### <発明を解決しようとする課題>

透明電極の低抵抗化のため、酸化錫量を10重量パーセント以上とすると、エッチングによるバ

ターンの切れ及び形状が悪くなり、ピッチ100  $\mu\text{m}$  以下の微細パターンのパタニングは技術的にむづかしいものであった。

まして、従来の成膜方法は、基板温度を200℃～400℃に昇温して透明電極の成膜を行なうため、耐熱性の十分でないカラーフィルター上へ透明電極を形成することは困難であった。

酸化錫量を5重量パーセントとしたITOターゲットを用いて、スパッタリングにて室温膜付(基板温度を室温)すれば、比抵抗で  $4 \times 10^{-4} \Omega \text{cm}$  レベルの成膜が可能であるにすぎない。したがって  $4 \times 10^{-4} \Omega \text{cm}$  の比抵抗では  $2 \times 10^{-4} \Omega \text{cm}$  のITO膜と同じ面積抵抗値を得るためには2倍の膜厚に設定しなければならず、不経済である。さらに、単純に室温膜付のものは、熱的影響を受け抵抗値が変化し易い致命的な欠点がある。単純な室温膜付の場合、酸化錫量の最適値は5重量パーセントで、酸化錫量がこの値より増減すると比抵抗の値は悪くなる。

本発明は比抵抗、透過率及びエッチング性が良

好な表示装置用電極板又は電極板ブランクの製造方法を提供することを目的とする。

#### <課題を解決するための手段>

前記目的を達成するため、本発明は、基板上に透明電極層をスパッタリングにより成膜する工程と成膜後の熱処理工程とを有する表示装置用電極板又は電極板ブランクの製造方法において、前記スパッタリング工程における基板温度を150℃以下とし、スパッタリング用ターゲット基材として酸化錫量を6～9重量パーセント含有するITO基材を用いることにより表示装置用電極板又は電極板ブランクを製造しようとするものである。

この場合、基板上に透明電極層をスパッタリングにより成膜する工程の前に、少なくともカラーフィルター層とオーバーコート層とを形成させる工程を含ませてもよく、透明電極の成膜後の熱処理工程は160℃～250℃の範囲で行なうことが好ましい。

更にスパッタリングを高周波スパッタリング方式で行なうことが好ましい。

また、基板は通常透明な基板が用いられる。

本発明による成膜後(熱処理前)の透明電極層の膜状態はとしITO膜厚にもよるが透過率でおよそ83～60% (測定波長550 nmでエアーレファンスの場合)の若干着色した状態に成膜することが好ましい。この状態の透明電極層は成膜後あるいはエッチングによるパタニング後の160℃～250℃の熱処理によって、透過率は93～78%と向上し、比抵抗も向上させることができる。また、本発明は透明な基板と透明電極層との間にカラーフィルターやオーバーコート層を挿入しても良い。有機材料によるカラーフィルターを配設した場合、熱処理は160℃～250℃が適切である。必要に応じて座標位置入力などの表示以外の目的に対応するため、カラーフィルターを形成する前にガラス板上に金属薄膜によるセンス線、もしくはTFTやダイオード素子などの薄膜半導体パターンを形成しても良い。

本発明に、採用できるカラーフィルターは無機酸化物の多層干渉フィルター、膜料等の蒸着フ

フィルター、印刷フィルター、染色フィルターなど種々可能である。オーバーコート材料は、 $\text{SiO}_2$ や $\text{MgO}$ 、 $\text{Al}_2\text{O}_3$ など無機の酸化物あるいは、ペプチド樹脂、ポリビニルアルコール樹脂、エポキシ樹脂、ポリイミド樹脂、シリコン樹脂他種々の耐熱性樹脂であっても良い。無機材料と有機材料の2層構成であっても良い。オーバーコートに有機材料を用いる場合は、基板周囲(透明電極の端子部)は形成しない方が良い。好ましくは、印刷もしくはフォトリソグラフィの手法でオーバーコートをパタニングしておくことが望ましい。パタニング加工用樹脂は前述の樹脂の他、ビスフェノールA型エポキシ樹脂、フェノールノボラック型エポキシ樹脂、クレゾールノボラック型エポキシ樹脂などが採用可能である。

本発明は、透明電極層上に金属薄膜やめっきによるパターンを形成しても良い。これら金属薄膜やめっきのパターンを介して液晶駆動用のICやダイオードを表面実装することは可能である。

#### <作用>

$4 \times 10^{-4} \Omega \text{cm}$ 前後の良好な電気的特性が可能である。低温スパッタリング成膜では酸化錫量が5重量パーセントのターゲットによる $4 \times 10^{-4} \Omega \text{cm}$ が限界との常識を超える優れたITO膜を得ることが可能となった。ただし、低温スパッタリングの成膜後アニールするという本方法において酸化錫量は5重量%以下であっても、10重量%以上でも比抵抗 $4 \times 10^{-4} \Omega \text{cm}$ を下回るような良好なITO膜は得にくい。

また、直流電源によるDCスパッタリングでもこうした特性を得ることが可能であるが、交流電源による高周波(RF)スパッタリングの方がより膜特性をコントロールし易い。量産レベルにおいては、高周波スパッタリングによるITO成膜が便利である。また、ESCA分析及び薄膜X線回折の分析方法により低温のスパッタリングITO膜はアニール(160℃以上)することで低級酸化物( $\text{In}_2\text{O}_3$ など)を中心として異常結晶成長を起こし、電気特性及び光学特性が改善される。この結晶成長は、アモルファスライクなITO膜から(222)面への配

200℃～400℃程度の基板加熱を行なう通常の成膜方法によるITO膜は薄膜X線回折によりITOの結晶が(400)面に配向する傾向であり、かつ(400)面の配向が強くなると、エッチングによるパターンの切れが悪くなる傾向がある。特に酸化錫を5重量パーセント以上、例えば10重量パーセント、15重量パーセントと多くするとこの(400)面への配向が強くなり、同時にエッチング時のめけが悪くなる。

本発明によれば、150℃以下の低温の基板温度でITO膜を還元サイド(若干の着色がつく程度)にスパッタリング成膜してのち後の160℃～250℃のアニーリング(熱処理)により良好な比抵抗及び透過率を得ることができる。このITO膜は、(222)面への配向が中心となり、エッチング性がきわめて良好である。

さらに本発明の如く、低温のスパッタリング成膜後アニール(熱処理)するという方法において、酸化錫量を6～9重量パーセントとしたITO基材のターゲットを用いることによって、比抵抗が2

向を中心とした結晶化の進んだITO膜への変化をもたらす。

本発明を実施例に基づき、詳細に説明する。

#### <実施例>

厚さ1mmのフロートガラス(基板)である透明な基板に公知の技術であるレリーフ染色法によって緑(G)、赤(R)、青(B)と順次3色のカラーフィルターを形成した。厚みは約1.8μmである。該カラーフィルター上にフェノールノボラック系エポキシ樹脂と無水ジカルボン酸の反応物(アクリロイル基を付加して感光性をもたしてある)のポリマーを乾燥後の膜厚で約1μmになるようコーティングした。乾燥後紫外線で露光し、未露光部を炭酸ナトリウム水溶液で現像、除去し、オーバーコート層とした。

次に高周波スパッタリング装置に、酸化錫を7重量パーセント含有する酸化インジウム基材のターゲットを用いてスパッタリングを行なった。

この場合のスパッタリングは0.2%酸素を含有するアルゴンガスを導入しながら、基板加熱なし

に1KWの出力にて2400Å膜厚のITOを上記基板表面に成膜した。この時の透過率は、エアーレファレンスで約68%であり、面積抵抗値は約37Ω/□であった。公知のフォトリソグラフィの手法でITOをエッチング、パタニングして透明電極とした。

パタニング後、200℃にて30分オープン内で熱処理した。

熱処理後、透過率は同じレファレンスで約85%、面積抵抗値は約9Ω/□(比抵抗 $2.2 \times 10^{-4} \Omega \text{cm}$ )であった。透明電極のパターンはサイドエッチがほぼ0μmときわめて良好であった。

本発明による実施例では、カラーフィルターのついた表示装置用電極板で示したが、カラーフィルターやオーバーコートのない構成でも良い。また、先述した様に金属薄膜のパターンや無機薄膜などを挿入あるいは積層しても良い。本発明はこうした付加的技術によりその価値を損なうものではない。

#### < 発明の効果 >

本発明は低温の基板温度にてスパッタリング成

膜しそのままアニールする手法をとるため、従来の基板加熱を行なうITO膜によるものよりきわめて良い形状の透明電極を得ることができる。プロセスを通じての処理温度を低くできるため、耐熱性の十分でない有機のカラーフィルター上にも良い特性の透明電極を形成できる。

また、基板加熱を行わないため膜付のスループットを大幅に向上でき、かつエッチング時間も短いことから生産性を向上できる。

加えて、本発明の主眼である酸化錫を6～9重量パーセント含有した酸化インジウム基材のターゲットを用いることにより、従来の低温スパッタリング成膜では困難だった $2 \times 10^{-4} \Omega \text{cm}$ 前後のきわめて良好な電気的特性をもつ透明電極を提供し得る。

本発明により、大型・高密度表示カラー液晶ディスプレイ用のカラーフィルター電極板への対応が十分可能となる。